**Приложение 2**

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ

**Федеральное государственное автономное**

**образовательное учреждение высшего образования**

**«Национальный исследовательский Нижегородский государственный университет им. Н.И. Лобачевского»**

|  |
| --- |
| **Институт информационных технологий, математики и механики**  |

УТВЕРЖДЕНО

решением президиума Ученого совет ННГУ

протокол от

 «11» мая 2021 г. № 2

**Рабочая программа дисциплины**

|  |
| --- |
| **Архитектура ЭВМ**  |

Уровень высшего образования

|  |
| --- |
| **бакалавриат** |

Направление подготовки

|  |
| --- |
| **01.03.02 Прикладная математика и информатика** |

Направленность образовательной программы

|  |
| --- |
| **Системный анализ, исследование операций и управление** |

Квалификация (степень)

|  |
| --- |
| **бакалавр**  |

Форма обучения

|  |
| --- |
| **очно-заочная** |

Нижний Новгород

2021

1. **Место и цели дисциплины в структуре ООП**

Дисциплина Б1.О.12, Архитектура ЭВМ относится к обязательной части ООП направления подготовки 01.03.02 Прикладная математика и информатика.

1. **Планируемые результаты обучения**

соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями выпускников)

|  |  |  |
| --- | --- | --- |
| **Формируемые компетенции**  | **Планируемые результаты обучения по дисциплине ), в соответствии с индикатором достижения компетенции**  | **Наименование оценочного средства** |
| **Индикатор достижения компетенции** | **Результаты обучения** **по дисциплине** |
| ОПК-2 Способен использовать и адаптировать существующие математические методы и системы программирования для разработки и реализации алгоритмов решения прикладных задач | ОПК-2.1.: Знает математические методы и системы программирования для разработки и реализации алгоритмов решения прикладных задач | **Знает** основы современных архитектур ВС и методы самообразования в бурно развивающейся области вычислительной техники, возможные источники информации, дающие преставление о современном состоянии и перспективах развития вычислительной техники,методы сбора, обработки и интерпретации данных    | собеседование |
| ОПК-2.2.: Умеет осуществлять выбор и адаптацию математических методов и программного обеспечения для разработки и реализации алгоритмов решения задач в области профессиональной деятельности | **Умеет** использовать методы самообразования в области вычислительной техники, формировать выводы, касающиеся перспектив развития вычислительной техники  | собеседование |

1. **Структура и содержание дисциплины**
	1. **Трудоемкость дисциплины**

|  |  |
| --- | --- |
| **Общая трудоемкость** | **4 ЗЕТ** |
| **Часов по учебному плану** | **144** |
| **в том числе** |  |
| **контактная работа:****- занятия лекционного типа****- занятия семинарского типа** **- текущий контроль (КСР)** | **17****16****1** |
| **самостоятельная работа** | **127** |
| **Промежуточная аттестация – зачет** |  |

* 1. **Содержание дисциплины**

|  |  |  |
| --- | --- | --- |
| **Наименование разделов и тем дисциплины,** **форма промежуточной аттестации по дисциплине**  | **Всего, час.** | **В том числе** |
| **Контактная работа (работа во взаимодействии с преподавателем), часы, из них** | **Самостоятельная** **работа, час.** |
| **Занятия** **лекционного** **типа** | **Занятия** **семинарского** **типа** | **Занятия** **лабораторного** **типа** | **Всего**  |
| 1. Общее многоуровневое представление архитектуры вычислительной системы (ВС) | 38 | 6 |   |   | 6 | 32 |
| 2. Аналоговый уровень цифровой ВС | 54 | 6 |   |   | 6 | 48 |
| 3. Уровень цифровой схемотехники | 51 | 4 |   |   | 4 | 47 |
| Текущий контроль | 1 |   |   |   | 1 |   |
| **Промежуточная аттестация – зачет** |  |   |   |   |   |   |
| **Итого**  | **144** | **16** |  |  | **17** | **127** |

Текущий контроль успеваемости реализуется в форме опросов на занятиях. Промежуточная аттестация проходит в традиционной форме (зачет).

**3.3. Краткое содержание разделов дисциплины**

|  |
| --- |
| **Общее многоуровневое представление архитектуры вычислительной системы (ВС):** Концепция ВС. Понятие архитектуры ВС. Многоуровневое представление архитектуры ВС. Базовый естественно-математический уровень. Аналоговый уровень. Уровень цифровой схемотехники. Системотехнический уровень. Микроархитектурный уровень. Уровень машинных команд. Уровень операционной системы. Уровень языка ассемблера. Алгоритмические языки высокого уровня. Проблемно-ориентированные языки систем предписывающего и декларативного типа. |
| **Аналоговый уровень цифровой ВС:** Базовые аналоговые элементы. Электронные аналоги, аналоговые процессоры. Аналоговые схемы логических элементов. Выходы логических элементов: логический, с открытым коллектором (стоком), с открытым эмиттером (истоком), с третьим состоянием. |
| **Уровень цифровой схемотехники:** Цифровые элементы: логические, запоминающие, буферные. Функциональные узлы комбинационной логики: дешифратор, мультиплексор, демультиплексор, компаратор, схема сдвига, схема контроля четности, комбинационные сумматоры, арифметико-логическое устройство. Функциональные узлы и устройства последовательностной логики: асинхронные и синхронные защелки, триггеры, регистры, регистровые файлы, счетчики.. |

1. **Учебно-методическое обеспечение самостоятельной работы обучающихся**

**4.1. Виды самостоятельной работы**

Изучение текущего материала

**4.2. Образовательные материалы для самостоятельной работы студентов**

1. Конспекты практических занятий;
2. Электронная копия образовательного ресурса в электронной библиотеке системы федеральных образовательных порталов: режим доступа

http:window.edu.ru/window/library:

1. Басалин П.Д. Архитектура вычислительных систем. Учебник.- Нижний Новгород:

 Изд-во ННГУ им. Н.И.Лобачевского, 2003. Фонд образовательных электронных

 ресурсов ННГУ. Режим доступа <http://www.unn.ru/books/resources.html>

1. Информационные ресурсы сети Интернет.
2. Для обеспечения самостоятельной работы обучающихся используется электронный курс, созданный в системе электронного обучения ННГУ - https://e-learning.unn.ru/.
https://e-learning.unn.ru/enrol/index.php?id=252
	1. **Вопросы для контроля**

**Контрольные вопросы к зачету**

|  |  |
| --- | --- |
| Вопрос  | Код формируемой компетенции  |
| * 1. Концепция ВС.
 | ОПК-2 |
| * 1. Понятие архитектуры ВС.
 | ОПК-2 |
| 3**.** Многоуровневое представление архитектуры ВС. | ОПК-2 |
| 4. Базовый естественно-математический уровень. | ОПК-2 |
| 5. Аналоговый уровень. | ОПК-2 |
| 1. Уровень цифровой схемотехники.
 | ОПК-2 |
| 1. Системотехнический уровень.
 | ОПК-2 |
| 1. Микроархитектурный уровень.
 | ОПК-2 |
| 1. Уровень машинных команд.
 | ОПК-2 |
| 1. Уровень операционной системы.
 | ОПК-2 |
| 1. Уровень языка ассемблера.
 | ОПК-2 |
| 1. Алгоритмические языки и системы программирования высокого уровня.
 | ОПК-2 |
| 1. Проблемно-ориентированные языки систем предписывающего и декларативного типа.
 | ОПК-2 |
| 1. Электронный ключ.
 | ОПК-2 |
| 1. Инвертор с динамической нагрузкой.
 | ОПК-2 |
| 1. Принципиальная схема логического элемента И-НЕ.
 | ОПК-2 |
| 1. Принципиальная схема логического элемента ИЛИ-НЕ.
 | ОПК-2 |
| 1. Логический выход цифрового элемента.
 | ОПК-2 |
| 1. Выход с открытым коллектором (стоком).
 | ОПК-2 |
| 1. Выход с открытым эмиттером (истоком).
 | ОПК-2 |
| 1. Выход с третьим состоянием.
 | ОПК-2 |
| 1. Функциональные узлы комбинационной логики.
 | ОПК-2 |
| 1. Дешифратор.
 | ОПК-2 |
| 1. Мультиплексор.
 | ОПК-2 |
| 1. Демультиплексор.
 | ОПК-2 |
| 1. Компаратор.
 | ОПК-2 |
| 1. Схема сдвига.
 | ОПК-2 |
| 1. Схема контроля четности.
 | ОПК-2 |
| 1. Одноразрядный комбинационный сумматор.
 | ОПК-2 |
| 1. Многоразрядный комбинационный сумматор со сквозным переносом.
 | ОПК-2 |
| 1. Многоразрядный комбинационный сумматор с параллельным переносом.
 | ОПК-2 |
| 1. Многоразрядный комбинационный сумматор с комбинированным переносом.
 | ОПК-2 |
| 1. Построение схем произвольной комбинационной логики на основе дешифратора.
 | ОПК-2 |
| 1. УЛМ на основе мультиплексора.
 | ОПК-2 |
| 1. Логический блок табличного типа.
 | ОПК-2 |
| 1. SLC-синтез схем произвольной комбинационной логики.
 | ОПК-2 |
| 1. Асинхронный и синхронный автоматы с памятью.
 | ОПК-2 |
| 1. Асинхронная и синхронная RS-защелки.
 | ОПК-2 |
| 1. Синхронная D-защелка.
 | ОПК-2 |
| 1. RS-триггер.
 | ОПК-2 |
| 1. D-триггер.
 | ОПК-2 |
| 1. Регистры.
 | ОПК-2 |
| 1. Регистровые файлы.
 | ОПК-2 |
| 1. Счетчики.
 | ОПК-2 |

1. **Фонд оценочных средств для промежуточной аттестации по дисциплине**

включающий:

* 1. **Описание шкал оценивания результатов обучения по дисциплине**

|  |  |
| --- | --- |
| **Индикаторы компетенции** | **Оценка сформированности компетенций** |
| не зачтено | зачтено |
| Знания  | отсутствие знаний материала | наличие грубых ошибок в основном материале  | знание основного материала с рядом негрубых ошибок | знание основного материалом с рядом заметных погрешностей | знание основного материала с незначительными погрешностями | знание основного материала без ошибок и погрешностей | знание основного и дополнительным материала без ошибок  |
| Умения  | полное отсутствие умений  | недостаточно умений  | умение использовать отдельные приемы при наличии существенных ошибок | умение использовать отдельные приемы при наличии незначительных ошибок | умение использовать отдельные приемы  | умение использовать приемы  | умение использовать приемы и способность принимать решение на этой основе  |
| Навыки | полное отсутствие навыков  | отсутствие навыков  | наличие минимальных навыков  | посредственноевладение навыками  | достаточное владение навыками  | хорошее владение навыками | всестороннее владение навыками  |

Шкала оценки при промежуточной аттестации

|  |  |
| --- | --- |
| **Оценка** | **Уровень подготовки** |
| зачтено | Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «превосходно» |
| Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «отлично», при этом хотя бы одна компетенция сформирована на уровне «отлично» |
| Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «очень хорошо», при этом хотя бы одна компетенция сформирована на уровне «очень хорошо» |
| Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «хорошо», при этом хотя бы одна компетенция сформирована на уровне «хорошо» |
| Все компетенции (части компетенций), на формирование которых направлена дисциплина, сформированы на уровне не ниже «удовлетворительно», при этом хотя бы одна компетенция сформирована на уровне «удовлетворительно» |
| не зачтено | Хотя бы одна компетенция сформирована на уровне «неудовлетворительно», ни одна из компетенций не сформирована на уровне «плохо» |
| Хотя бы одна компетенция сформирована на уровне «плохо» |

* 1. **Типовые контрольные задания** для оценки результатов обучения, характеризующих этапы формирования компетенций, и контроля сформированности компетенций (ОПК-2)

 **Вопросы для контроля:**

* 1. Концепция ВС.
	2. Понятие архитектуры ВС.
	3. Многоуровневое представление архитектуры ВС.
	4. Базовый естественно-математический уровень.
	5. Аналоговый уровень.
	6. Уровень цифровой схемотехники.
	7. Системотехнический уровень.
1. **Учебно-методическое и информационное обеспечение дисциплины**

##### 6.1. Основная литература

1. В.Гуров, В.Чуканов. Архитектура и организация ЭВМ. http://www.intuit.ru/studies/courses/60/60/info
2. В.Гуров. Архитектура микропроцессоров. http://www.intuit.ru/studies/courses/604/460/info
3. А.В. Кудин, А.В. Линёв. Архитектура и операционные системы параллельных вычислительных систем. Нижний Новгород, 2007.Фонд образовательных электронных ресурсов ННГУ. Рег.№ 190.08.08. Режим доступа
<http://www.unn.ru/books/resources.html>
4. Басалин П.Д. Архитектура вычислительных систем. Учебник.- Нижний Новгород: Изд-во ННГУ им. Н.И.Лобачевского, 2003. Режим доступа <http://www.itlab.unn.ru/uploads/are/areBook.pdf>

##### 6.2. Дополнительная литература

1. С.Бастраков, В.Гергель, А.Горшков, Е.Козинов, А.Линев, И.Мееров, А.Сиднев, А.Сысоев. Введение в принципы функционирования и применения современных мультиядерных архитектур (на примере IntelXeonPhi). http://www.intuit.ru/studies/courses/10611/1095/info
2. Д.Северов. Архитектура ЭВМ и язык ассемблера. <http://www.intuit.ru/studies/courses/535/391/info>

.

1. **Материально-техническое обеспечение дисциплины**

Помещения представляют собой учебные аудитории для проведения учебных занятий, предусмотренных программой, оснащенные оборудованием и техническими средствами обучения.

Помещения для самостоятельной работы обучающихся оснащены компьютерной техникой с возможностью подключения к сети "Интернет" и обеспечены доступом в электронную информационно-образовательную среду.

Программа составлена в соответствии с требованиями ОС ННГУ по направлению подготовки 01.03.02 Прикладная математика и информатика

Автор \_\_\_\_\_\_\_\_\_ \_\_\_\_\_\_ П.Д. Басалин

Рецензент \_\_\_\_\_\_\_\_\_\_\_

Заведующий кафедрой\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_ М.Х. Прилуцкий

Программа одобрена на заседании методической комиссии института информационных технологий, математики и механики от 02.06.2021 года, протокол № 8.